

3. 确保与其他部分协调一致。

输出时，提供完整更新后的 V8.1 文档（或仅修改部分，但用户要求“希望 V8.1 文档中包含此 RC 吸收”，所以应输出完整修订版）。注意不要改动其他已确认内容。

## 18V 输入反激电源 最终工程文档 (V8.1 含 RC 吸收)

版本: V8.1

日期: 2026-03-22

应用: 音频电子管供电 (440 V / 50 mA + -40 V / 50 mA)

拓扑: 反激, DCM

控制芯片: UC3843

开关频率: 55 kHz

磁芯: EE30

变压器匝比: 8T : 256T = 1:32 (初级 4+4, 次级 256T)

### 1 总体电气参数

项目	参数
输入电压	18 V DC
输入电流 (最大)	≈2.0 A (峰值)
输出1	440 V / 50 mA (22 W)
输出2	-40 V / 50 mA (2 W)
总输出功率	24 W
预估效率	82 %
输入功率	29.27 W
开关频率	55 kHz
控制模式	峰值电流模式
推荐适配器	18 V / 3 A (留余量)

### 2 变压器设计 (初级 8T, 次级 256T, 匝比 1:32)

#### 2.1 磁芯与骨架

参数	数值	说明
磁芯型号	EE30	PC40 或 N87 材质
有效截面积 Ae	≈100 mm <sup>2</sup>	实际以厂家数据为准
窗口面积 Aw	≈90 mm <sup>2</sup>	绕线窗口足够容纳绕组
骨架	EE30 卧式 5+5	引脚分布: 初级侧 Pin1-5, 次级侧 Pin6-10

#### 2.2 引脚分配

引脚	侧	功能
Pin1	初级	初级结束端
Pin2	初级	初级起始端

引脚	侧	功能
Pin3	初级	空
Pin4	初级	屏蔽层引出端 (可选)
Pin5	初级	空
Pin6	次级	-40 V 输出端
Pin7	次级	公共地端
Pin8	次级	440 V 输出端
Pin9	次级	空
Pin10	次级	空

### 2.3 绕组参数

绕组	线材规格	成品外径 (mm)	匝数	起始引脚
初级1 (内层)	0.6 mm 漆包线 (2根并绕)	≈0.65	4T	Pin2
屏蔽层 (可选)	0.025 mm 薄铜箔	—	1层	独立引出
440 V 主绕组	0.16 mm 三层绝缘线	≈0.36	256T	Pin8
-40 V 辅助绕组	0.25 mm 漆包线	≈0.28	24T	Pin7
初级2 (外层)	0.6 mm 漆包线 (2根并绕)	≈0.65	4T	初级1尾端

**匝比验证:**  $N_p : N_s = 8 : 256 = 1 : 32$ , 反射电压  $V_{or} = 440/32 = 13.75 V$ , 最大占空比  $D_{max} = \frac{13.75}{18+13.75} \approx 0.433$ 。

**-40V 绕组极性说明:** 辅助绕组与主绕组共用 Pin7 作为公共地, 绕向必须与主绕组一致 (从 Pin7 开始, 绕向 Pin6), 确保同名端正确, 输出负电压。

### 2.4 绕制步骤 (从内向外)

- 初级1:** 两根0.6 mm线并排, 起始端焊在 Pin2, 在骨架最内层平行紧密绕 **4匝** (居中绕制)。线头暂留, 不剪断。
- 绝缘:** 缠绕 **2层** 玛拉胶带 (厚度约0.05 mm/层)。
- 屏蔽层 (可选):** 铜箔焊引出线, 平整贴覆, **首尾留1-2 mm间隙严禁短路**, 引出线焊至 Pin4。铜箔屏蔽层只允许 Pin4 单端接地, 另一端必须悬空。
- 绝缘:** 再绕 **2层** 胶带覆盖屏蔽层。
- 440 V 主绕组:**
  - 从 Pin8 开始, 用0.16 mm三层绝缘线连续绕 **6层**, 每层 **42-43匝** (总256匝)。
  - 层间不加胶带** (三层绝缘线本身绝缘足够), 仅第1层起点、第6层终点按引脚焊接。
  - 排线需紧密整齐, 最后一层结束于 Pin7。
- 绝缘 (主绕组与辅助绕组之间):** 绕 **1层** 薄胶带 (可选)。
- 40 V 辅助绕组:** 用0.25 mm漆包线从 Pin7 开始, 紧密排绕 **24匝**, 结束于 Pin6。绕向必须与主绕组一致 (从 Pin7 起, 向 Pin6 绕)。
- 绝缘:** 绕 **2层** 胶带。
- 初级2:** 将初级1留的线头与初级2连接 (连续), 同方向绕 **4匝**, 末端焊在 Pin1。
- 外层保护:** 绕 **2-3层** 胶带完成。

### 2.5 气隙与电感量 (修正说明)

**气隙公式解释：**理论公式  $l_g = \frac{\mu_0 \cdot N_p^2 \cdot A_e}{L_p}$  计算的是无磁芯时的气隙长度，实际因磁芯材料导磁率很高，所需气隙远小于理论值。**工程上以实测调整为准。**

**调整方法：**在磁芯中柱垫入聚酯薄膜，用 LCR 表测量初级（Pin1-Pin2），调整垫片厚度使  $L_p = 140 \mu H$ 。典型气隙约 **0.2-0.3 mm**（两侧总气隙），最终以实测为准。

## 2.6 漏感要求

- **测试方法：**短路所有次级引脚（Pin6、Pin7、Pin8），测量初级电感  $L_{short}$ 。
- **合格标准：** $L_k = L_{short} \leq 4 \mu H$  或  $< 3\% L_p$ 。

# 3 主电路设计

## 3.1 输入滤波与保护

元件	参数	说明
保险丝 F1	<b>3 A 慢断</b>	短路保护（输入电流2A）
NTC热敏电阻 RNTC	<b>5D-11</b> （建议）	冷态5Ω，抑制开机浪涌（原2.5D-11也可）
TVS D_TVS	<b>SMBJ30A</b>	过压钳位（工作电压30V，钳位48V）
X电容 Cx	0.22 μF / 100 V X7R	差模滤波
共模电感 Lcm	UU9.8, 2×5 mH / 2 A	共模滤波，DCR < 0.1 Ω
主滤波电容 Cbulk	<b>1500-2200 μF / 35 V 电解</b>	储能，应对反激脉冲电流，降低输入纹波
高频旁路	0.1 μF / 50 V X7R	紧贴 UC3843 VCC 引脚

## 3.2 RCD 吸收电路

**正确接法：**二极管阳极接 MOS 漏极，阴极接 RC 节点；电阻与电容并联，另一端接 18V+。



元件	参数	说明
钳位二极管 D_clamp	HER108（超快恢复）	阳极接 MOS 漏极（Pin2），阴极接 RC 节点
吸收电阻 R_clamp	<b>1kΩ / 3 W 金属膜</b>	一端接 RC 节点，一端接 18V+（Pin1）
吸收电容 C_clamp	<b>0.22 μF / 630 V CBB</b>	一端接 RC 节点，一端接 18V+（Pin1）

**RCD 功耗验证:** 漏感能量  $P_{lk} = \frac{1}{2}L_k I_{pk}^2 f$ , 取  $L_k = 3\mu H$ 、 $I_{pk} = 2.76A$ 、 $f = 55kHz \rightarrow P_{lk} \approx 0.63W$ 。电阻  $1k\Omega$  上功耗约  $0.63W$ ,  $3W$  余量充足。

### 3.3 功率级与电流检测

元件	参数	说明
MOS 管 Q1	<b>STP12NK50Z (500V) 或 STF7N65 (650V)</b>	漏极接 Pin2, 栅极接驱动 (500V足够)
电流采样电阻 R_sense	<b>0.33 <math>\Omega</math> / 1W 无感</b>	串联在 MOS 源极与地之间
滤波电阻 R_filter	330 $\Omega$ / 0.25 W	从 R_sense 靠近源极端引出
滤波电容 C_filter	100 pF / 50 V NPO	接第3脚与地之间, <b>紧贴芯片</b>

**峰值电流** (DCM 能量法) :

$$P_{in} = \frac{P_{out}}{\eta} = \frac{24}{0.82} \approx 29.27 \text{ W}$$

$$I_{pk} = \sqrt{\frac{2P_{in}}{L_p f}} = \sqrt{\frac{2 \times 29.27}{140 \times 10^{-6} \times 55 \times 10^3}} = \sqrt{\frac{58.54}{7.7}} \approx 2.76 \text{ A}$$

**限流点:**  $I_{limit} = \frac{1V}{0.33\Omega} \approx 3.03 \text{ A}$ , 余量充足。

**驱动电路** (UC3843 Pin6) :

- 串联电阻 Rg\_on = **15  $\Omega$**  (原22 $\Omega$ , 可略提升效率)
- 加速关断: 1N4148 阴极接第6脚, 阳极经 Rg\_off = 10  $\Omega$  接栅极
- 栅极下拉电阻 Rgs = 10 k $\Omega$

### 3.4 440 V 输出滤波

元件	参数	说明
整流二极管 D_440V	HER108 (超快恢复)	阳极接 Pin8, 阴极接滤波
滤波电容 C1, C2	<b>100 <math>\mu F</math> / 450 V 电解 <math>\times 2</math> 串联</b>	等效 50 $\mu F$ / 900 V
均压电阻 R_bal	220 k $\Omega$ / 0.5 W $\times 2$	分别并联在 C1、C2 两端
滤波电感 L_out	<b>1mH / <math>\geq 0.2 \text{ A}</math></b>	铁硅铝或铁氧体磁芯 (饱和电流 $\geq 0.2A$ )
RC 滤波	R_out = 100 $\Omega$ / 1W, C_out = 0.33 $\mu F$ / 1kV CBB	进一步降低纹波

### 3.5 -40 V 输出滤波 (含 RC 吸收)

元件	参数	说明
整流二极管 D_-40V	<b>SS34 (肖特基)</b>	阳极接 Pin6, 阴极接滤波

**RC 吸收 (可选, 建议预留)**

吸收电阻 R_rc	<b>47 <math>\Omega</math> ~ 100 <math>\Omega</math> / 0.5 W 金属膜</b>	与 C_rc 串联后, 并联在 D_-40V 两端 (阳极与阴极之间)
吸收电容 C_rc	<b>100 pF ~ 220 pF / 250 V COG/NPO</b>	与 R_rc 串联

元件	参数	说明
滤波电感 L <sub>-40V</sub>	100 μH / ≥0.2 A	铁氧体或工字电感
滤波电容 C <sub>-40V</sub>	100 μF / 63 V 电解	正极接电感，负极接次级地
可选旁路	0.1 μF / 63 V 陶瓷	并联在输出端

**RC 吸收说明：**由于肖特基二极管反向恢复时间极短，-40V 输出功率小，一般情况下可省略 RC 吸收。若希望进一步抑制高频振铃或与主输出保持对称，可预留 RC 位置。调试时若发现二极管关断尖峰明显 (>10V 且振铃超过 2 个周期)，可焊接 RC，并微调参数（电阻 47-220Ω，电容 100-470pF）使振铃快速衰减。

### 3.6 反馈网络

元件	参数	说明
上分压电阻 R <sub>upper</sub>	1.2 MΩ / 0.5 W 1%	接 440V+ 至 VFB 脚
下分压电阻 R <sub>lower</sub>	6.8 kΩ / 0.25 W 1%	接 VFB 脚至地

**计算输出：**  $V_{out} = 2.5 \times \frac{1.2M+6.8k}{6.8k} \approx 443 V$ ，在目标范围内 (440V ± 5V)。

### 3.7 UC3843 外围电路

引脚	功能	连接
1	COMP	软启动电路 + 补偿网络
2	VFB	反馈分压 (上一步)
3	ISENSE	电流检测 (已描述)
4	RT/CT	振荡器: RT 接 VREF, CT 接地
5	GND	信号地, 单点接输入电容负极
6	OUTPUT	驱动 (已描述)
7	VCC	18V 输入, 对地 47 μF 电解 + 0.1 μF 陶瓷
8	VREF	5V 基准, 对地 0.1 μF 陶瓷, 接 RT、软启动 R <sub>b</sub>

**振荡器公式** (TI/ST 数据手册) :  $f \approx \frac{1.72}{R_T \cdot C_T}$

**频率验算:**  $f = \frac{1.72}{31 \times 10^3 \times 1 \times 10^{-9}} \approx 55.5 \text{ kHz}$  ✓

**软启动电路** (优化后) :

- PNP 三极管 (2N3906/8550) : 发射极接 COMP, 集电极接地。
- 基极电阻 R<sub>b</sub> = 47 kΩ 接 VREF, 基极对地软启动电容 C<sub>ss</sub> = 47 μF / 16 V (原 22 μF, 增大后缓启更平缓)。
- 在 R<sub>b</sub> 两端并联 1N4148, 阳极接基极, 阴极接 VREF (快速放电)。

**补偿网络:**

- 在 COMP 与 VFB 之间并联 10 kΩ 电阻 + 0.01 μF 电容。

## 4 PCB 布局与安全间距

### 4.1 关键环路最小化

- **功率主回路**: 输入电容正极 → 变压器 Pin1 → Pin2 → MOS 漏极 → 源极 → R\_sense → 输入电容负极。
- **次级整流回路**: 变压器 Pin8 → D\_440V → 输出电容 → 变压器 Pin7。

**要求**: 两个回路所包围的 PCB 面积应尽可能小, 走线宽且短。

#### 4.2 安全间距 (爬电距离)

根据您提供的实际数据:

- 初级引脚与次级引脚排距 25 mm
- 磁芯到初级引脚 5 mm
- 磁芯到次级引脚 5 mm
- 引脚到绕组边缘有骨架挡板

**结论**: 所有关键爬电距离均满足加强绝缘 ( $\geq 8.4$  mm) 或基本绝缘 ( $\geq 4$  mm) 要求, **无需加挡墙、无需飞线。**

区域	实测距离	安规要求
初级引脚→次级引脚	25 mm	$\geq 8.4$ mm
初级引脚→磁芯	5 mm	$\geq 4.0$ mm
磁芯→次级引脚	5 mm	$\geq 4.0$ mm

#### 4.3 接地

- **单点接地**: 功率地 (MOS源极、R\_sense、RCD地) 与信号地 (UC3843 地、反馈地) 在输入电容负极单点汇合。
- **屏蔽层接地**: 铜箔屏蔽层通过 Pin4 独立引至输入电容负极, **仅单端接地, 另一端悬空。**

## 5 调试流程

步骤	操作	预期结果
1	焊接前检查所有极性、同名端	无短路、方向正确
2	<b>静态测试</b> (不装 MOS 管)	UC3843 VCC=18V, VREF=5V, RT/CT 有锯齿波 ( $\approx 55$ kHz)
3	<b>空载启动</b> (装 MOS 管, 空载)	输出电压约 440 V, 无啸叫, MOS Vds 尖峰 < 120 V
4	<b>调整 RCD</b> : 观察 Vds 波形, 若尖峰过高, 适当减小 R_clamp	尖峰控制在 100 V 以内, 电阻温热正常
5	<b>带载测试</b> (440V 接 50 mA 负载, -40V 接 50 mA 负载)	输出电压稳定, 纹波实测通常 50-100 mVpp (若超标可增大电容)
6	<b>-40V RC 调试 (可选)</b> : 若加装 RC, 观察 SS34 两端波形, 调整 R_rc、C_rc 使振铃快速衰减	振铃在 1-2 周期内消失, 尖峰 < 10V
7	<b>反馈调整</b> : 若输出电压偏差 > $\pm 5$ V, 微调 R_upper	确保 440V $\pm 5$ V
8	<b>效率测试</b> : 测量输入功率与输出功率	效率 $\geq 82\%$

步骤	操作	预期结果
9	<b>长期老化:</b> 满功率运行 2 小时, 监测温升	变压器、MOS 管、RCD 电阻温度 $\leq 85^{\circ}\text{C}$

## 6 关键注意事项 (最终版)

- 气隙调整:** 理论公式仅作参考, 最终以实测  $L_p=140\mu\text{H}$  为准。
- 40V 绕组极性:** 绕向必须与主绕组一致, 从 Pin7 起绕, 结束于 Pin6。
- 屏蔽层接法:** 铜箔仅允许 Pin4 单端接地, 另一端必须悬空, 严禁形成短路环。
- 输入电容:** 建议  $1500\text{--}2200\mu\text{F}$ , 应对反激脉冲电流, 降低输入纹波。
- MOS 栅极电阻:** 采用  $15\Omega$  (原  $22\Omega$ ), 可略提升效率, 同时保证驱动稳定。
- NTC 热敏电阻:** 可选用 5D-11 进一步降低浪涌电流, 与软启动电容配合使用。
- 软启动电容:** 已增至  $47\mu\text{F}$ , PWM 上升更平缓, 输出电压建立时间约 1-2 秒。
- RCD 电阻:** 采用  $1\text{k}\Omega/3\text{W}$ , 功耗约  $0.63\text{W}$ , 余量充足。
- 输出电感:** 必须选用额定电流  $\geq 0.2\text{A}$ , 避免饱和。
- 40V RC 吸收:** 非必须, 但建议预留位置; 若加装, 选用  $47\text{--}100\Omega / 0.5\text{W} + 100\text{--}220\text{pF} / 250\text{V C0G}$ 。
- 三层绝缘线:** 层间不加胶带, 否则增加绕组厚度。

## 7 完整元件清单 (V8.1 含 RC 预留)

类别	元件	规格/型号
输入	保险丝	3 A 慢断
	NTC热敏电阻	5D-11 (或2.5D-11)
	TVS	SMBJ30A
	X电容	$0.22\mu\text{F} / 100\text{V X7R}$
	共模电感	UU9.8, $2\times 5\text{mH} / 2\text{A}$
	主滤波电容	$1500\text{--}2200\mu\text{F} / 35\text{V}$ 电解
RCD	钳位二极管	HER108
	吸收电阻	$1\text{k}\Omega / 3\text{W}$ 金属膜
	吸收电容	$0.22\mu\text{F} / 630\text{V CBB}$
功率	MOS管	STP12NK50Z (500V) 或 STF7N65 (600V)
	电流采样电阻	$0.33\Omega / 1\text{W}$ 无感
	驱动二极管	1N4148
	驱动电阻	$15\Omega, 10\Omega, 10\text{k}\Omega$
440V输出	整流二极管	HER108
	输出电容	$100\mu\text{F} / 450\text{V}$ 电解
	均压电阻	$220\text{k}\Omega / 0.5\text{W}$
	滤波电感	$1\text{mH} / \geq 0.2\text{A}$

类别	元件	规格/型号
	RC电阻	100 $\Omega$ / 1W
	RC电容	0.33 $\mu$ F / 1kV CBB
-40V输出	整流二极管	SS34
	<b>RC吸收电阻 (预留)</b>	<b>47 <math>\Omega</math> ~ 100 <math>\Omega</math> / 0.5W 金属膜</b>
	<b>RC吸收电容 (预留)</b>	<b>100 pF ~ 220 pF / 250V COG/NPO</b>
	滤波电感	100 $\mu$ H / $\geq$ 0.2A
	滤波电容	100 $\mu$ F / 63V 电解
UC3843	IC	UC3843 (DIP-8 或 SOIC-8)
	<b>RT电阻</b>	<b>31k<math>\Omega</math> / 0.25W 1%</b>
	<b>CT电容</b>	<b>1nF / 50V C0G</b>
	补偿电阻/电容	10k $\Omega$ + 0.01 $\mu$ F
	反馈上分压	1.2M $\Omega$ / 0.5W 1%
	反馈下分压	6.8k $\Omega$ / 0.25W 1%
	软启动 PNP	2N3906 或 8550
	基极电阻	47k $\Omega$ / 0.25W
	软启动电容	<b>47 <math>\mu</math>F / 16V 电解</b>
	快速放电二极管	1N4148
	VCC 电解电容	47 $\mu$ F / 35V
	VCC 陶瓷电容	0.1 $\mu$ F / 50V X7R
	VREF 旁路电容	0.1 $\mu$ F / 50V X7R
变压器	EE30 磁芯	PC40/N87
	EE30 卧式骨架	5+5 引脚
	初级漆包线	0.6 mm (2根并绕)
	440V 三层绝缘线	0.16 mm
	-40V 漆包线	0.25 mm
	屏蔽铜箔	0.025 mm
	玛拉胶带	宽 10 mm

**本文档 V8.1 已包含 -40V 输出整流管 RC 吸收电路的预留说明与参数，可根据实际调试决定是否安装。**

本回答由 AI 生成，内容仅供参考，请仔细甄别。